



Marco Raggio

Personale tecnico amministrativo

✉ marco.raggio@unige.it

☎ +39 3480191441

☎ +39 01033 50168

☎ +39 01033 52274

Istruzione e formazione

2000

Dottorato di ricerca In Elettronica ed Informatica

Università di Genova - Genova - IT

1992

Ingegnere Elettronico

Università di Genova

1984

Perito Elettrotecnico

Esperienza accademica

2001 - 2012

Funzionario tecnico

Università di Genova

2012 - IN CORSO

Coordinatore tecnico (EP)

Università di Genova

2014 - IN CORSO

Docente a contratto

Università di Genova - Genova - IT

2022 - IN CORSO

Direttore del Centro di servizio di Ateneo di Simulazione e formazione Avanzata (SimAv)

Università di Genova

Esperienza professionale

1993 - 1999

Ingegnere Libero Professionista

libero professionista

Competenze linguistiche

Italian Sign Language

Madrelingua

Attività didattica

Dal 2021, codocente per l'insegnamento 'Computer graphics architecture - games and simulation' (cod: 72317) del primo anno del Corso di Laurea Magistrale in Ingegneria Elettronica - Unige

Dal 2020, codocente per l'insegnamento 'Edge Computing' (cod: 101837) del secondo anno del Corso di Laurea Magistrale in Ingegneria Elettronica - Unige

Dal 2019, docente per l'insegnamento 'Dispositivi e Circuiti Elettronici' (cod: 65997) del terzo anno del Corso di Laurea in Ingegneria Informatica - Unige

Dal 2014 al 2019 docente del corso di 'Laboratorio di strumentazione elettronica' (codice 84428) del terzo anno Corso di Laurea '9273' (IETI) - Unige

Dal 2015 al 2020 docente Corso di perfezionamento internazionale in Elettronica e Telecomunicazioni, presso Dip. DITEN - Unige

2015- Elementi di compatibilità elettromagnetica e bioelettromagnetismo - Corso di perfezionamento telecomunicazioni - Scuola Telecomunicazioni FF.AA. Chiavari.

2011 - Corso di formazione su Tecniche e Sistemi di Videosorveglianza presso SELEX (Roma).

2005 - Corso di formazione 'Gestione e mantenimento ambiente Microsoft Windows Server 2003- (cod. 70-290)' – Min. Interni – Prefettura di Genova.

2002 - Docenza su informatica e strumenti per lavoro cooperativo - corso di aggiornamento di professionalità tecniche del personale - Ansaldo trasmissione e distribuzione – Genova

2001 - Docenza su Sistemi per video comunicazione e lavoro cooperativo - progetto Adapt ICN - 1254/A2/Reg . Associazione Industriali di Vicenza.

Attività didattica e di ricerca nell'alta formazione

Supervisione di dottorandi, specializzandi, assegnisti

supervisione dottorandi:

- XXV ciclo. - Tematica: architetture e sistemi elettronici multicore, modelli di programmazione parallela multithread per applicazioni multimediali funzionanti in tempo reale, implementazioni su HW programmabile - Indirizzo: Elettronica ed Informatica - Dottorando: Ing. Rajiv Bajpai.

- XXV ciclo. - Tematica: architetture e sistemi elettronici multicore, modelli di programmazione parallela multithread per applicazioni multimediali funzionanti in tempo reale, implementazioni su HW programmabile - Indirizzo: Elettronica ed Informatica - Dottorando: Ing. Abishek Sharma.

- XXII ciclo. - Tematica: Tecniche di codifica e decodifica video in tempo reale, ad elevata efficienza e robustezza per piattaforme hardware embedded. - Indirizzo: Elettronica ed Informatica - Dottorando: Ing. D. Brizzolara.
- XXI ciclo. - Tematica: implementazione su processori DSP di algoritmi per l'elaborazione ottimale e in tempo reale di sequenze video standard.- Indirizzo: Elettronica ed Informatica - Dottorando: Ing. P. Lambruschini.
- XIX ciclo. - Tematica: Architetture DSP con parallelismo di sottoparola e sistemi elettronici integrati multiprocessore per applicazioni multimediali.- Indirizzo: Elettronica ed Informatica - Dottorando: Ing. R. Stagnaro.
- XIX ciclo. - Tematica: Strumenti elettronici ed informatici per la ricerca, sviluppo e implementazione di sistemi automatici per il riconoscimento automatico del parlato e applicazioni multimediali, nei sistemi elettronici embedded per applicazioni mobili e automotive..- Indirizzo: Scienze ed Ingegneria dello spazio - Dottorando: Ing. M. Cantarini.
- XVIII ciclo. - Tematica: Architetture di reti di telecomunicazioni orientate alle applicazioni di telemedicina.- Indirizzo: Elettronica ed Informatica - Dottorando: Ing. S. Cevasco.
- XVIII ciclo. - Tematica: Architetture hardware e software per il trattamento dei segnali digitali in tempo reale orientate alle applicazioni per le telecomunicazioni.- Indirizzo: Elettronica ed Informatica - Dottorando: Ing. F. Sguanci.
- XVII ciclo – Tematica: Implementazione su architetture DSP e sistemi elettronici di architetture per il processamento in tempo reale di segnali multimediali specialmente rivolti alla compressione e al riconoscimento del parlato – Indirizzo: Elettronica ed Informatica - Dottorando: Ing. A. Chiappori.
- XVII ciclo - Tematica: Algoritmi e piattaforme elettroniche per la compressione e la trasmissione in tempo reale di segnale vocale – Indirizzo: Elettronica ed Informatica - Dottorando: Ing. A. Scotto.
- XV ciclo – Tematica: Sviluppo di strumenti per lo studio e la simulazione di architetture DSP con parallelismo di sottoparola e sistemi elettronici embedded per applicazioni multimediali – Indirizzo: Elettronica ed Informatica - Dott. M. Bariani.
- XVII ciclo - Tematica: studio, simulazione e l'implementazione di sistemi elettronici ed informatici per il processamento, recupero e la distribuzione in tempo reale di informazione multimediale in formato digitale compresso, compatibili con standard per videocomunicazione, videoconferenza e formazione a distanza - Indirizzo: Elettronica ed Informatica – Dott. G. Bailo.

Interessi di ricerca

Sistemi elettronici, software e firmware per IoT e sistemi embedded, misure elettroniche, strumenti per la teledidattica e multimedia, reti e sicurezza

Progetti di ricerca

1996 - 1999

SCALeable Architectures with hardware extensions for low bit rate variable bandwidth real time video communication

EU

250K - Partecipante

2010 - 2013

A Highly Efficient Adaptive Multi-processor Framework

EU

270K - Partecipante

Attività editoriale

1. 'A Simulation and Exploration Technology for Multimedia-Application-Driven Architectures', I. Barbieri, M. Bariani, A. Cabitto, M. Raggio. Journal of VLSI Signal Processing Systems (JVSPS) - Publisher: Kluwer Academic Publishers, ISSN:0922-5773, Volume 41, Issue 2. (Paper) 1573-109X (Online). DOI:10.1007/s11265-005-6647-2. September 2005, Page(s): 153 – 168.
<http://www.springerlink.com/content/u284250u8n447544/>
2. 'Health Parameters and Video Live Transmission with Data Storage on Database, in Emergency Telemedicine', Gianluca Bailo, Ivano Barbieri, Stefano Cevasco, Marco Raggio. Proceedings of the 2nd IEEE International Conference on Telemedicine over broadband and wireless networks (BROADMED), ISBN: 0-7803-9276-0, Vol. 2, pp. 1016-1019, DOI 10.1109/ICBN.2005.1589717. October 3, 2005. MA, USA.
http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=1589717
3. 'Real-time transmission and storage of video, audio, and health data in emergency and home care situations', I. Barbieri, P. Lambruschini, M. Raggio, R. Stagnaro. EURASIP Journal on Applied Signal Processing, January 2007, Publisher: Hindawi Publishing Corp, Volume 2007, Issue 1, Article ID 67818, 7 pages DOI:10.1155/2007/67818
4. 'An Efficient Multi-Core SIMD Implementation for H.264/AVC Encoder,' by Paolo Lambruschini, Massimo Bariani and Marco Raggio. Special Issue on VLSI Circuits, Systems, and Architectures for Advanced Image and Video Compression Standards,
<http://www.hindawi.com/journals/vlsi/2012/413747/> , VLSI Design Volume 2012 (2012), Article ID 413747, 14 pages, doi:10.1155/2012/413747
5. 'Supervision analysis and control system of photovoltaic power plants'. P. Lambruschini, M. Raggio, R. Bajpai, A. Sharma, , 7th International Conference on System of Systems Engineering, SOSE 2012, July 16-19th, 2012, Genoa, IT. ISBN: 978-1-4673-2975-3
6. 'Efficient implementation of packet pre-filtering for scalable analysis of IP traffic on high-speed lines', P. Lambruschini, M. Raggio, R. Bajpai, A. Sharma, 20th International Conference on Software, Telecommunications and Computer Networks, SoftCOM 2012, September 11-13th, 2012, Split. Croatia, ISBN: 978-1-4673-2710-7

7. "An Optimized Software Implementation of the HEVC/H.265 Video Decoder". M. Bariani, P. Lambruschini, M. Raggio, L. Pezzoni, The 11th Annual IEEE consumer communications & networking conference , CCNC 2014, , January 10-13 ,2014 Las Vegas, Nevada USA, <http://ccnc2014.ieee-ccnc.org/>
8. "An Optimized SIMD Implementation of the HEVC/H.265 Video Decoder". M. Bariani, P. Lambruschini, M. Raggio, L. Pezzoni, The 13th annual Wireless Telecommunications Symposium (WTS) , April 9-11 , 2014, Washington D.C., D.C. USA, DOI: 1109/WTS.2014.6835018
9. "Embedded system for supervision, analysis and control of photovoltaic power plants". A. Cabitto, P. Lambruschini, M. Raggio. Smart Sensors, Actuators and MEMS VII and Cyber Physical Systems - SPIE Microtechnologies, May 4-6, 2015; Barcelona, Spain. Proc. SPIE 9517, (95172M) doi:10.1117/12.2179019. <http://dx.doi.org/10.1117/12.2179019>
10. "An Efficient SIMD Implementation of the H.265 Decoder for mobile architecture". M. Bariani, P. Lambruschini, M. Raggio, L. Pezzoni, - ICIAP2015 - Springer, 18th International Conference on Image Analysis and Processing; 7-11 September 2015, Genova, ISBN 978-3-319-23234-8
11. "Embedded system for supervision analysis and control of photovoltaic power plants", A. Cabitto, P. Lambruschini, M. Raggio. Microsystem Technologies (Journal) - Publisher: Springer International Publishing AG, ISSN: 0946-7076 (Print), Volume 22, Issue 160. ISSN:1432-1858 (Online). DOI 10.1007/s00542-016-2938-8. 22 April 2016, Page(s): http://link.springer.com/article/10.1007/s00542-016-2938-8?wt_mc=internal.event.1.SEM.ArticleAuthorOnlineFirst

(ricerca autore RAGGIO M)

<http://www.scopus.com/authid/detail.url?authorId=8573253200#>

Incarichi all'estero

2010 - Corso di formazione su Sviluppo sistemi per videosorveglianza basato su software Open source, nell'ambito di 'Intensive Programme in Developing Open Source System Expertise in Europe' – progetto EU 'DOSSEE' – Univ. Metropolia of Applied Science – Helsinki (FI).

Altre attività professionali

2013-14 "Optimization for a ARM architecture of STM multimedia library" 40 – per STMicroelectronics

2012 - Study of the High Efficiency Video Coding (HEVC or H.265) and optimization for a ARM architecture '. 40 – per STMicroelectronics

2011 - 'Creation of a Scalable Video Encoder and its optimization for a ARM architecture and analysis of H265 decoder'. – STMicroelectronics

2010-11 - Progettazione e sviluppo sistema di monitoraggio per quadri, inverter e interfacce di rete con protocollo MODBUS e metodologia SOAP-XML – RGM SpA

2011 - Spin off Unige: EPOCS SRL

2010. 'Flexible HW/SW architecture for MM application and Mapping of Multimedia coding Libraries of primitives to support Scalability (STM2010) – per STMicroelectronics

2010 - Test ricevitori DVB-T, studio, sviluppo ed integrazione di applicazioni' (PRIMO2010) – Mediamouse - Primocanale SRL

2009-2010. 'Studio di un sistema digitale per il controllo di apparati a Risonanza Magnetica (Paramed2010) – Paramed Srl

2007-8 - Realizzazione SW/FW per inverter GRID connected e gestione intelligente del bilancio energetico (SOLARTECH) – RGM Spa

2005-6 - Modelling di architetture programmabili efficienti per realtime video co-decoding devices (MEDYA3) – STMicroelectronics

2002 - Componenti e algoritmi di controllo con metodologie e tecniche di INTEGRAZIONE di funzioni logiche in sicurezza per i sistemi di segnalamento ferroviario. (INTEGRA) Ansaldo Segnalamento Ferr.

1998 - Very Long Instruction Word Digital Signal Processor (VLIW-DSP) – HP Lab. Boston (USA).

1996-97 - Modular Digital Signal Processor (MDSP) – Ericsson Components A.B. – Kista (S)